

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Patent Application of:

Tsutomu IEKI, et al.

Date: October 5, 2001

Serial No.:

Filed:

For: OSCILLATOR AND ELECTRONIC APPARATUS USING THE SAME



Assistant Commissioner for Patents

Washington, D.C. 20231

SUBMISSION OF PRIORITY DOCUMENT

Sir:

In accordance with 35 U.S.C. §119, Applicant confirms the prior request for priority under the International Convention and submits herewith the following document in support of the claim:

Certified Japanese Application No.

2000-312142 Filed October 12, 2000

I hereby certify that this correspondence is being deposited with the U.S. Postal Service as Express Mail # EL157415864US in an envelope addressed to Commissioner of Patents and Trademarks, Washington, D.C. 20231 on October 5, 2001:

DOROTHY JENKINS

Name of applicant, assignee or
Registered Representative

Dorothy Jenkins

Signature

October 5, 2001

Date of Signature

Respectfully submitted,

James A. Finder

James A. Finder

Registration No.: 30,173

OSTROLENK, FABER, GERB & SOFFEN, LLP

1180 Avenue of the Americas

New York, New York 10036-8403

Telephone: (212) 382-0700

JAF:gme
Enclosures

日 本 国 特 許 庁
JAPAN PATENT OFFICE

Jc879 U.S. PTO
09/971973
10/05/01

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2000年10月12日

出 願 番 号

Application Number:

特願2000-312142

出 願 人

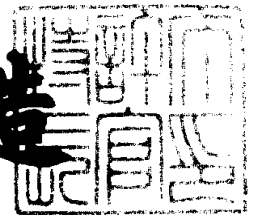
Applicant(s):

株式会社村田製作所

2001年 6月14日

特 許 庁 長 官
Commissioner,
Japan Patent Office

及 川 耕 造



出証番号 出証特2001-3055908

【書類名】 特許願

【整理番号】 30-0379

【提出日】 平成12年10月12日

【あて先】 特許庁長官殿

【国際特許分類】 H03B 5/18

【発明者】

 【住所又は居所】 京都府長岡京市天神二丁目26番10号 株式会社村田製作所内

 【氏名】 家木 勉

【発明者】

 【住所又は居所】 京都府長岡京市天神二丁目26番10号 株式会社村田製作所内

 【氏名】 井田 裕

【特許出願人】

 【識別番号】 000006231

 【住所又は居所】 京都府長岡京市天神二丁目26番10号

 【氏名又は名称】 株式会社村田製作所

 【代表者】 村田 泰隆

 【電話番号】 075-955-6731

【手数料の表示】

 【予納台帳番号】 005304

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

 【物件名】 要約書 1

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 発振器およびそれを用いた電子装置

【特許請求の範囲】

【請求項 1】 マイクロストリップ線路共振器および該マイクロストリップ線路共振器と結合した結合線路が形成された誘電体基板と、前記結合線路に接続されて前記マイクロストリップ線路共振器とともに発振回路を構成する能動素子と、前記誘電体基板が搭載され、前記誘電体基板より誘電率の低いパッケージ用基板とを備えてなり、

前記能動素子が前記パッケージ用基板に搭載されていることを特徴とする発振器。

【請求項 2】 周波数可変素子が前記パッケージ用基板に搭載されたことを特徴とする、請求項 1 に記載の発振器。

【請求項 3】 マイクロストリップ線路共振器および該マイクロストリップ線路共振器と結合した結合線路が形成された誘電体基板と、前記結合線路に接続されて前記マイクロストリップ線路共振器とともに発振回路を構成する能動素子と、前記誘電体基板が搭載され、前記誘電体基板より誘電率の低いパッケージ用基板とを備えてなり、

前記能動素子が前記誘電体基板に搭載されていることを特徴とする発振器。

【請求項 4】 周波数可変素子が前記誘電体基板に搭載されたことを特徴とする、請求項 3 に記載の発振器。

【請求項 5】 前記誘電体基板に、前記能動素子にバイアス電圧を印加するためのバイアス線路とバイアス抵抗が形成されていることを特徴とする、請求項 1 ないし 4 のいずれかに記載の発振器。

【請求項 6】 前記マイクロストリップ線路共振器と前記結合線路は、同一の電極形成手段により同時に形成されてなることを特徴とする、請求項 1 ないし 5 のいずれかに記載の発振器。

【請求項 7】 前記電極形成手段が薄膜電極形成手段であることを特徴とする、請求項 6 に記載の発振器。

【請求項 8】 前記マイクロストリップ線路共振器および前記結合線路がフ

ォトリソグラフィで形成されていることを特徴とする、請求項 7 に記載の発振器。

【請求項 9】 前記電極形成手段が厚膜電極形成手段であることを特徴とする、請求項 6 に記載の発振器。

【請求項 10】 前記誘電体基板は前記パッケージ用基板にダイボンディングで実装されていることを特徴とする、請求項 1 ないし 9 のいずれかに記載の発振器。

【請求項 11】 前記誘電体基板と前記パッケージ用基板がワイヤーボンディングで電氣的に接続されていることを特徴とする、請求項 10 に記載の発振器。

【請求項 12】 前記誘電体基板は前記パッケージ用基板にフリップチップ実装されていることを特徴とする、請求項 1 ないし 9 のいずれかに記載の発振器。

【請求項 13】 前記誘電体基板の比誘電率を 20 以上としたことを特徴とする、請求項 1 ないし 12 のいずれかに記載の発振器。

【請求項 14】 前記誘電体基板の温度特性を、前記マイクロストリップ線路共振器の共振周波数の温度ドリフトの幅が 0℃～70℃で共振周波数の 0.1%以内に入るように設定したことを特徴とする、請求項 1 ないし 13 のいずれかに記載の発振器。

【請求項 15】 前記パッケージ用基板がアルミナ基板であることを特徴とする、請求項 1 ないし 14 のいずれかに記載の発振器。

【請求項 16】 前記パッケージ用基板が樹脂基板であることを特徴とする、請求項 1 ないし 14 のいずれかに記載の発振器。

【請求項 17】 前記パッケージ用基板に搭載された前記誘電体基板と前記能動素子を封止する導電性を有するキャップを備えたことを特徴とする、請求項 1 ないし 16 のいずれかに記載の発振器。

【請求項 18】 請求項 1 ないし 17 に記載の発振器を用いたことを特徴とする電子装置。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

本発明は高周波用の発振器およびそれを用いた電子装置、例えば通信装置の局部発振器として用いられる発振器およびそれを用いた電子装置に関する。

【 0 0 0 2 】

【従来の技術】

従来の高周波用の発振器としては、例えば特開昭 6 3 - 9 2 0 3 号公報や特開平 1 0 - 1 7 3 4 3 9 号公報に開示された構成が知られている。

【 0 0 0 3 】

まず、特開昭 6 3 - 9 2 0 3 号公報には、主として誘電体基板と、高誘電率の誘電体を材料とした円柱状の誘電体共振器と、半導体素子と、金属ケースからなる発振器が概略開示されている。ここで、誘電体共振器は誘電体基板上に支持用誘電体を介して搭載され、金属ケースに覆われて、例えば T E 0 1 δ モードで共振し、誘電体基板上に形成されたマイクロストリップ線路と電磁氣的に結合する。マイクロストリップ線路は誘電体基板上に搭載された半導体素子と接続されており、全体として共振回路部と増幅回路部を備えた発振回路が構成されている。

【 0 0 0 4 】

また、特開平 1 0 - 1 7 3 4 3 9 号公報には、主として多層基板と、多層基板の内層に形成されたストリップ線路共振器と、多層基板の表面に搭載された半導体素子からなる発振器が概略開示されている。ここで、ストリップ線路共振器は半導体素子と接続されており、全体として共振回路部と増幅回路部を備えた発振回路が構成されている。

【 0 0 0 5 】

【発明が解決しようとする課題】

しかしながら、特開昭 6 3 - 9 2 0 3 号公報に開示された発振器においては、誘電体共振器が誘電体基板上に搭載されているため、誘電体共振器と誘電体基板上に形成されたマイクロストリップ線路との位置ずれを小さくするのが非常に難しく、発振周波数の偏差を小さくするのが非常に難しいという問題がある。また、誘電体基板上に円柱状の誘電体共振器を搭載するため、発振器の高さが高くな

り、低背化や小型化が困難になるという問題がある。

【0006】

また、特開平10-173439号公報に開示された発振器においては、共振器のQが低いために発振周波数の偏差が大きくなり、周波数の安定性も悪くなるという問題がある。また、多層基板の内層にストリップ線路共振器が構成されるため、多層基板と同じ材料を誘電体層（誘電体基板）とするストリップ線路共振器を作らざるをえず、誘電体層の材料として最適なものを用いて周波数の温度安定性の良い共振器を得ることが非常に難しいという問題がある。

【0007】

本発明は上記の問題点を解決することを目的とするもので、低背化を図るとともに、発振周波数の狭偏差化が実現でき、さらに高い温度安定性の得られる発振器およびそれを用いた電子装置を提供する。

【0008】

【課題を解決するための手段】

上記目的を達成するために、本発明の発振器は、マイクロストリップ線路共振器および該マイクロストリップ線路共振器と結合した結合線路が形成された誘電体基板と、前記結合線路に接続されて前記マイクロストリップ線路共振器とともに発振回路を構成する能動素子と、前記誘電体基板が搭載され、前記誘電体基板より誘電率の低いパッケージ用基板とを備えてなり、前記能動素子が前記パッケージ用基板に搭載されていることを特徴とする。

【0009】

また、本発明の発振器は、周波数可変素子が前記パッケージ用基板に搭載されたことを特徴とする。

【0010】

また、本発明の発振器は、マイクロストリップ線路共振器および該マイクロストリップ線路共振器と結合した結合線路が形成された誘電体基板と、前記結合線路に接続されて前記マイクロストリップ線路共振器とともに発振回路を構成する能動素子と、前記誘電体基板が搭載され、前記誘電体基板より誘電率の低いパッケージ用基板とを備えてなり、前記能動素子が前記誘電体基板に搭載されている

ことを特徴とする。

【 0 0 1 1 】

また、本発明の発振器は、周波数可変素子が前記誘電体基板に搭載されたことを特徴とする。

【 0 0 1 2 】

また、本発明の発振器は、前記誘電体基板に、前記能動素子にバイアス電圧を印加するためのバイアス線路とバイアス抵抗が形成されていることを特徴とする。

【 0 0 1 3 】

また、本発明の発振器は、前記マイクロストリップ線路共振器と前記結合線路が、同一の電極形成手段により同時に形成されてなることを特徴とする。

【 0 0 1 4 】

また、本発明の発振器は、前記電極形成手段が薄膜電極形成手段であることを特徴とする。

【 0 0 1 5 】

また、本発明の発振器は、前記マイクロストリップ線路共振器および前記結合線路がフォトリソグラフィで形成されていることを特徴とする。

【 0 0 1 6 】

また、本発明の発振器は、前記電極形成手段が厚膜電極形成手段であることを特徴とする。

【 0 0 1 7 】

また、本発明の発振器は、前記誘電体基板が前記パッケージ用基板にダイボンディングで実装されていることを特徴とする。

【 0 0 1 8 】

また、本発明の発振器は、前記誘電体基板と前記パッケージ用基板がワイヤーボンディングで電氣的に接続されていることを特徴とする。

【 0 0 1 9 】

また、本発明の発振器は、前記誘電体基板が前記パッケージ用基板にフリップチップ実装されていることを特徴とする。

【 0 0 2 0 】

また、本発明の発振器は、前記誘電体基板の比誘電率を 2 0 以上としたことを特徴とする。

【 0 0 2 1 】

また、本発明の発振器は、前記誘電体基板の温度特性を、前記マイクロストリップ線路共振器の共振周波数の温度ドリフトの幅が 0℃～7 0℃で共振周波数の 0. 1 % 以内に入るように設定したことを特徴とする。

【 0 0 2 2 】

また、本発明の発振器は、前記パッケージ用基板がアルミナ基板であることを特徴とする。

【 0 0 2 3 】

また、本発明の発振器は、前記パッケージ用基板が樹脂基板であることを特徴とする。

【 0 0 2 4 】

また、本発明の発振器は、前記パッケージ用基板に搭載された前記誘電体基板と前記能動素子を封止する導電性を有するキャップを備えたことを特徴とする。

【 0 0 2 5 】

また、本発明の電子装置は、上記の発振器を用いたことを特徴とする。

【 0 0 2 6 】

このように構成することにより、本発明の発振器においては、低背化を図ることができる。また、発振周波数の狭偏差化を図ることができる。さらには、高い温度安定性を得ることができる。

【 0 0 2 7 】

また、本発明の電子装置においても、低背化と高性能化を図るとともに、高い温度安定性を得ることができる。

【 0 0 2 8 】

【発明の実施の形態】

図 1 に、本発明の発振器の一実施例の斜視図を示す。図 1 に示した発振器 1 は、誘電体基板 2 と樹脂モールドされた能動素子であるトランジスタ 3 と、同じく

樹脂モールドされた周波数可変素子であるバラクタダイオード4を、パッケージ用基板5の一方主面に搭載して構成されている。

【0029】

ここで、パッケージ用基板5は比較的低誘電率のアルミナ基板（比誘電率9～10程度）で構成されており、一方主面には誘電体基板2やトランジスタ3やバラクタダイオード4を搭載するランドの他に、各部品間を接続する配線やワイヤーボンディングのための接続ランド6が形成されており、端面には接続端子7が形成されている。接続端子7はパッケージ用基板5の表面もしくは内部を介してパッケージ用基板5に形成されたグランド電極や部品を搭載するランドや配線、接続ランドなどと接続されている。

【0030】

誘電体基板2は、比較的高い約30の比誘電率を有する高誘電率の誘電体基板で、一方主面にマイクロストリップ線路などが形成され、他方主面のほぼ全面に接地電極が形成されている。

【0031】

図2に、誘電体基板2の平面図を示す。図2に示すように、誘電体基板2の一方主面には約10GHzにおいて1/2波長で共振する両端開放のマイクロストリップ線路共振器10、結合線路11、12、13、抵抗14、ランド15、バイアス線路16および17が形成されている。マイクロストリップ線路共振器10は誘電体基板2のほぼ中央部に配置され、結合線路11、12は、その2つの側面とに、それぞれギャップg1、g2を隔てて配置されている。また、結合線路13はマイクロストリップ線路共振器10の一方の開放端とギャップg3を隔てて配置されている。結合線路11の一部は抵抗14を介して接続ランド15に接続されている。結合線路12の一部はバイアス線路16および17に接続されている。抵抗14とバイアス線路16、17はトランジスタ3にバイアス電圧を印加するためのものである。

【0032】

このうち、抵抗14を除く全ての線路や電極は、誘電体基板2の一方主面に同一の電極形成手段で同時に形成された薄膜電極に対して、フォトリソグラフィー

の技術を用いてパターン形成したものである。

【 0 0 3 3 】

また、誘電体基板 2 の材料としては、一方主面上に形成されたマイクロストリップ線路共振器 1 0 の共振周波数の温度ドリフトの幅が、 $0^{\circ}\text{C} \sim 70^{\circ}\text{C}$ で共振周波数の 0. 1 % 以内に入るように、誘電率や熱膨張率が設定されたものを用いている。この場合、マイクロストリップ線路共振器 1 0 の共振周波数が約 1 0 G H z なので、温度ドリフトの幅は約 1 0 M H z 以内となる。

【 0 0 3 4 】

図 1 に戻り、誘電体基板 2 はダイボンディングによってパッケージ用基板 5 の所定のランドに搭載されている。ダイボンディングの材料としてはハンダなどの溶融した金属か導電性の接着剤が用いられる。また、トランジスタ 3、バラクタダイオード 4 はハンダ付けによってパッケージ用基板 5 の所定のランドに搭載されている。誘電体基板 2 上に形成された結合線路 1 1 と 1 2 は、トランジスタ 3 の端子に接続している電極とワイヤーボンディングによって接続されており、結合線路 1 3 は同じくワイヤーボンディングによってバラクタダイオード 4 の端子に接続している電極と接続されている。また、誘電体基板 2 上に形成された接続ランド 1 5 や接続線路 1 6、1 7 はワイヤーボンディングによってパッケージ用基板 5 に形成された接続ランド 6 と接続されている。

【 0 0 3 5 】

このように構成された発振器 1 においては、マイクロストリップ線路共振器 1 0 とトランジスタ 3 で発振回路を構成しており、約 1 0 G H z で発振する。そして、マイクロストリップ線路共振器 1 0 には結合線路 1 3 を介してバラクタダイオード 4 が接続されているため、バラクタダイオード 4 に印加するバイアス電圧を変えることによってマイクロストリップ線路共振器 1 0 の共振周波数を変化させ、発振器 1 の発振周波数を変化させることができる。すなわち、発振器 1 を電圧制御発振器として働かせることができる。

【 0 0 3 6 】

また、発振器 1 においては、マイクロストリップ線路共振器 1 0 を高誘電率の誘電体基板 2 に形成しているため、マイクロストリップ線路共振器 1 0 の小型化

と低背化、さらには発振器 1 の小型化と低背化を実現することができる。また、誘電体基板 2 にパッケージ用基板 5 と異なる Q の高い材料を用いることができるため、マイクロストリップ線路共振器 1 0 自身の Q の向上を図ることもできる。しかも、共振器およびその周辺の回路のみを高誘電率の誘電体基板 2 に形成して、信号の入出力用の接続端子 7 を比較的低誘電率のパッケージ用基板 5 に形成しているため、全てを高誘電率の基板に形成することによる問題点、すなわち線路や端子に付随する寄生容量が増大するという問題点を少なくして、発振器 1 の高周波特性の劣化を防止することができる。特にパッケージ用基板 5 をアルミナ基板で構成することによって低価格化を実現できるにも関わらず、アルミナ基板が高い強度と長期にわたる安定性を有することによって、発振器 1 の高い信頼性を得ることもできる。

【 0 0 3 7 】

また、誘電体基板 2 上に形成されるマイクロストリップ線路共振器 1 0 と結合線路 1 1、1 2、1 3 は、いずれも同一の電極形成手段で同時に形成された薄膜電極に対して、フォトリソグラフィの技術を用いてパターン形成したものであるため、各電極のサイズや相互の位置関係、具体的にはマイクロストリップ線路共振器 1 0 や結合線路 1 1、1 2、1 3 のサイズや、それらの間のギャップ g_1 、 g_2 、 g_3 を非常に精度良くすることができる。具体的には寸法精度を $1\ \mu\text{m}$ 以下にすることもできる。そのため、マイクロストリップ線路共振器 1 0 の共振周波数の精度を高めて、発振器 1 の発振周波数の狭偏差化を実現することができる。

【 0 0 3 8 】

また、誘電体基板 2 の誘電率や熱膨張率などの材料特性を、マイクロストリップ線路共振器 1 0 の共振周波数の温度ドリフトの幅が、 $0^{\circ}\text{C} \sim 70^{\circ}\text{C}$ で共振周波数の 0.1 % 以内に入るように設定しているため、マイクロストリップ線路共振器 1 0 の温度ドリフトを非常に小さくし、それによって発振器 1 の温度ドリフトを小さくして高い温度安定性を得ることができる。

【 0 0 3 9 】

さらには、狭偏差化と温度ドリフトを小さくできることの相乗効果によって、

発振器 1 の全動作温度範囲での狭偏差化を実現することができる。

【 0 0 4 0 】

図 3 に、本発明の発振器の別の実施例の斜視図を示す。図 3 において、図 1 と同一もしくは同等の部分には同じ記号を付し、その説明を省略する。

【 0 0 4 1 】

図 3 において、発振器 8 は、図 1 における発振器 1 に金属性のキャップ 9 を設けて構成されている。これによって、誘電体基板 2 やトランジスタ 3 がパッケージ用基板 5 とキャップ 9 によって封止されていることになる。なお、キャップ 9 としては金属製に限るものではなく、樹脂の表面に導電性の膜を形成したものであっても構わない。

【 0 0 4 2 】

このように構成することによって、発振器 8 においては、誘電体基板 2 上に形成されたマイクロストリップ線路共振器 1 0 などの電極の破損や、誘電体基板 2 とパッケージ用基板 5 を接続するワイヤーの切断、トランジスタ 3 の破損などを防止することができる。また、キャップ 9 が電磁的なシールドとして働くため、外来の電磁波に対する発振器 8 の周波数の安定性を保つことができる。

【 0 0 4 3 】

図 4 に、本発明の発振器のさらに別の実施例の斜視図を示す。図 4 に示した発振器 2 0 は、誘電体基板 2 1 を、パッケージ用基板 2 2 の一方主面に形成された凹部に収納して構成されている。

【 0 0 4 4 】

ここで、パッケージ用基板 2 2 はアルミナ基板で構成されており、一方主面に形成された凹部には、誘電体基板 2 1 を収納する部分を有するだけでなく、誘電体基板 2 1 とパッケージ用基板 2 2 とを接続するための接続ランド 2 3 が形成されており、端面には接続端子 2 4 が形成されている。接続端子 2 4 はパッケージ用基板 2 2 の表面もしくは内部を介してパッケージ用基板 2 2 に形成されたグラウンド電極や部品を搭載するランドや配線、接続ランドなどと接続されている。

【 0 0 4 5 】

また、誘電体基板 2 1 は、比較的高い約 3 0 の比誘電率を有する高誘電率の誘

電体基板で、一方主面にマイクロストリップ線路などが形成され、他方主面のほぼ全面に接地電極が形成されている。

【 0 0 4 6 】

図 5 に、誘電体基板 2 1 の平面図を示す。図 5 において、図 2 と同一もしくは同等の部分には同じ記号を付し、その説明を省略する。

【 0 0 4 7 】

図 5 に示した誘電体基板 2 1 において、図 2 の誘電体基板 2 における各電極に加えて、ランド 3 1、3 3、3 5、バイアス線路 3 4 が形成されている。結合線路 1 3 はバイアス線路 3 4 を介してランド 3 5 に接続されている。また、ベアチップ状のトランジスタ 3 0、同じくベアチップ状のバラクタダイオード 3 2 がダイボンディングによって搭載されている。ダイボンディングの材料としてはハンダなどの溶融した金属か導電性あるいは絶縁性の接着剤が用いられている。結合線路 1 1、1 2 はワイヤーボンディングによってトランジスタ 3 0 と接続され、トランジスタ 3 0 は同じくワイヤーボンディングによってランド 3 1 と接続されている。ランド 3 1 は接地されている。結合線路 1 3 はワイヤーボンディングによってバラクタダイオード 3 2 に接続されており、バラクタダイオード 3 2 はワイヤーボンディングによってランド 3 3 と接続されている。

【 0 0 4 8 】

このうち、抵抗 1 4 を除く全ての線路や電極は、図 2 に示した誘電体基板 2 の場合と同様に、誘電体基板 2 1 の一方主面に同一の電極形成手段で同時に形成された薄膜電極に対して、フォトリソグラフィーの技術を用いてパターン形成したものである。これによって、マイクロストリップ線路共振器 1 0 の狭偏差化を実現することができる。

【 0 0 4 9 】

また、誘電体基板 2 1 の材料も、誘電体基板 2 の場合と同様に、一方主面上に形成されたマイクロストリップ線路共振器 1 0 の共振周波数の温度ドリフトの幅が、0℃～70℃で共振周波数の 0.1% 以内に入るように、誘電率や熱膨張率が設定されている。そのためこの場合も、マイクロストリップ線路共振器 1 0 の共振周波数が約 10 GHz なので、温度ドリフトの幅は約 10 MHz 以内となる

【 0 0 5 0 】

図 4 に戻り、誘電体基板 2 1 はダイボンディングによってパッケージ用基板 2 2 の凹部に搭載されている。ダイボンディングの材料としてはハンダなどの溶融した金属か導電性の接着剤が用いられる。誘電体基板 2 1 に形成されたランド 1 5、3 5 やバイアス線路 1 6、1 7 はワイヤーボンディングによってパッケージ用基板 2 2 に形成された接続ランド 2 3 と接続されている。

【 0 0 5 1 】

このように構成された発振器 2 0 においても、図 1 に示した発振器 1 の場合と同様に、マイクロストリップ線路共振器 1 0 とトランジスタ 3 0 で発振回路を構成しており、約 1 0 G H z で発振する。また、マイクロストリップ線路共振器 1 0 には結合線路 1 3 を介してバラクタダイオード 3 2 が接続されているため、バラクタダイオード 3 2 に印加するバイアス電圧を変えることによってマイクロストリップ線路共振器 1 0 の共振周波数を変化させ、発振器 2 0 の発振周波数を変化させることができる。すなわち、発振器 2 0 を電圧制御発振器として働かせることができる。

【 0 0 5 2 】

そしてこのように構成された発振器 2 0 においては、小型化や低背化、高周波特性の劣化の防止、低価格化、信頼性の向上、狭偏差化、温度安定性の向上など、発振器 1 の場合と同様の作用効果を奏するものである。

【 0 0 5 3 】

さらに、発振器 2 0 においては、ベアチップ状のトランジスタやバラクタダイオードを用いているため、発振器 1 に比べてさらに小型化を図ることができるものである。

【 0 0 5 4 】

図 6 に、本発明の発振器のさらに別の実施例の斜視図を示す。図 6 において、図 4 と同一もしくは同等の部分には同じ記号を付し、その説明を省略する。

【 0 0 5 5 】

図 6 において、発振器 2 5 は、図 4 における発振器 2 0 において、パッケージ

用基板 2 2 の凹部を覆うように平面状の金属性のキャップ 2 6 を設けて構成されている。これによって、誘電体基板 2 1 やそこに搭載されたトランジスタ 3 0 やバラクタダイオード 3 2 がパッケージ用基板 2 2 とキャップ 2 6 によって封止されていることになる。なお、キャップ 2 6 としては金属製に限るものではなく、樹脂の表面に導電性の膜を形成したものであっても構わない。

【 0 0 5 6 】

このように構成することによって、発振器 2 5 においては、誘電体基板 2 1 上に形成されたマイクロストリップ線路共振器 1 0 などの電極やベアチップ状のトランジスタ 3 0 、バラクタダイオード 3 2 の破損や、誘電体基板 2 1 とパッケージ用基板 2 2 を接続するワイヤーの切断などを防止することができる。また、キャップ 2 6 が電磁的なシールドとして働くため、外来の電磁波に対する発振器 2 5 の周波数の安定性を保つことができる。

【 0 0 5 7 】

なお、上記の各実施例の発振器においては、周波数可変素子としてバラクタダイオードを備えているが、周波数可変素子は必ずしも必要ではなく、周波数可変機能のない発振器であっても構わないものである。

【 0 0 5 8 】

また、上記の各実施例においては、誘電体基板上の電極を薄膜電極形成手段で形成されたものとしたが、スクリーン印刷などの厚膜電極形成手段で同時に形成されたものであっても構わないものである。その場合には、電極形成とパターン形成を同時に行うこともできるものである。また、薄膜電極形成手段か厚膜電極形成手段かにかかわらず、全ての電極を同時に形成せず、2 つ以上の異なる電極形成手段を用いて形成しても構わないものである。

【 0 0 5 9 】

また、上記の各実施例においては、誘電体基板をパッケージ用基板にダイボンディングで実装する構成を示したが、誘電体基板をパッケージ用基板にフリップチップ実装する構成でも構わないものである。

【 0 0 6 0 】

また、上記の各実施例においては、誘電体基板の比誘電率を 3 0 としたが、誘

電体基板の比誘電率は、例えばアルミナ基板の比誘電率である 1 0 より十分高い値である 2 0 以上であれば構わないもので、比誘電率を大きくするほどそこに形成されるマイクロストリップ線路共振器の小型化を図ることができるものである。

【 0 0 6 1 】

また、上記の各実施例においては、パッケージ用基板としてアルミナ基板を用いていたが、樹脂基板であっても構わないものである。

【 0 0 6 2 】

図 7 に、本発明の電子装置の一実施例の斜視図を示す。図 7 において、電子装置の 1 つである携帯電話 3 0 は、筐体 3 1 と、その中に配置されたプリント基板 3 2 と、プリント基板 3 2 上に実装された本発明の発振器 3 3 を備えている。

【 0 0 6 3 】

このように構成された携帯電話 3 0 においては、本発明の発振器 3 3 を用いているため、低コスト化と性能の向上を図ることができる。

【 0 0 6 4 】

なお、図 7 においては電子装置として携帯電話を示したが、電子装置としては携帯電話に限るものではなく、通信機能付きのパーソナルコンピュータや携帯情報端末など、本発明の発振器を用いたものであれば何でも構わないものである。

【 0 0 6 5 】

【発明の効果】

本発明の発振器によれば、マイクロストリップ線路共振器およびそれと結合した結合線路の形成された高誘電率の誘電体基板と、結合線路に接続されてマイクロストリップ線路共振器とともに発振回路を構成する能動素子と、誘電体基板と能動素子を搭載するパッケージ用基板とを備えてなり、能動素子をパッケージ用基板に搭載することによって、低背化や小型化を図ることができる。

【 0 0 6 6 】

また、能動素子を誘電体基板に搭載することによっても、低背化や小型化を図ることができる。

【 0 0 6 7 】

また、パッケージ用基板もしくは誘電体基板に搭載された周波数可変素子を備えることによって電圧制御発振器として動作させることができる。

【 0 0 6 8 】

また、マイクロストリップ線路共振器と結合線路を、同一の電極形成手段により同時に形成することによって、狭偏差化を図ることができる。

【 0 0 6 9 】

また、誘電体基板の比誘電率を 2 0 以上とすることによって、マイクロストリップ線路共振器の小型化を図ることができる。

【 0 0 7 0 】

また、誘電体基板の温度特性を、マイクロストリップ線路共振器の共振周波数の温度ドリフトの幅が 0℃～7 0℃で共振周波数の 0. 1 % 以内に入るように設定することによって、高い温度安定性を得ることができる。

【 0 0 7 1 】

また、パッケージ用基板に搭載された誘電体基板と能動素子を封止する導電性を有するキャップを備えることによって、外来の電磁波に対する周波数の安定性を保つことができる。

【 0 0 7 2 】

また、本発明の電子装置によれば、本発明の発振器を用いることによって、低背化と高性能化を図るとともに、高い温度安定性を得ることができる。

【図面の簡単な説明】

【図 1】

本発明の発振器の一実施例を示す斜視図である。

【図 2】

図 1 の発振器に用いる誘電体基板を示す平面図である。

【図 3】

本発明の発振器の別の実施例を示す斜視図である。

【図 4】

本発明の発振器のさらに別の実施例を示す斜視図である。

【図 5】

図 4 の発振器に用いる誘電体基板を示す平面図である。

【図 6】

本発明の発振器のさらに別の実施例を示す斜視図である。

【図 7】

本発明の電子装置の一実施例を示す斜視図である。

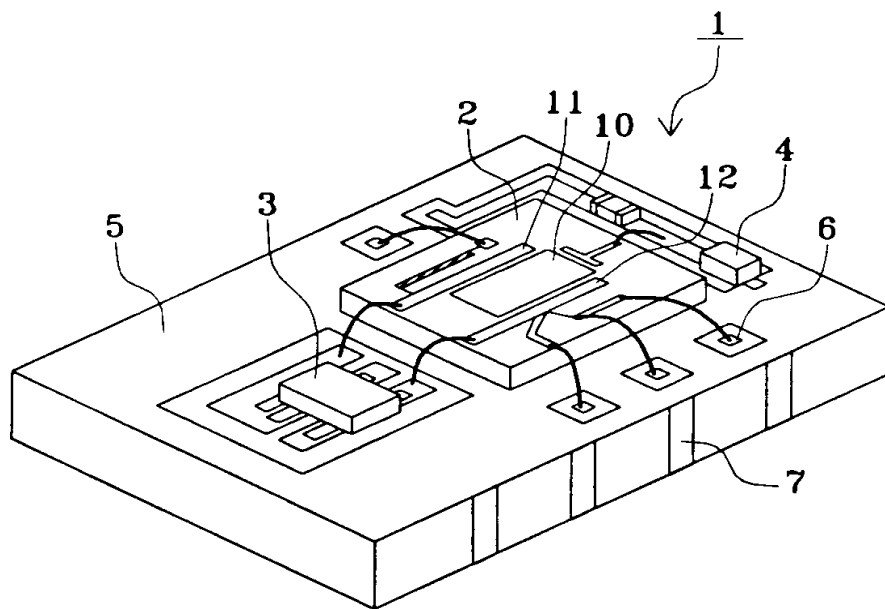
【符号の説明】

- 1、8、20、25…発振器
- 2、21…誘電体基板
- 3、30…トランジスタ
- 4、32…バラクタダイオード
- 5、22…パッケージ用基板
- 6、23…接続ランド
- 7、24…接続端子
- 9、26…キャップ
- 10…マイクロストリップ線路共振器
- 11、12、13…結合線路
- 14、34…抵抗
- 15、31、33、35…接続ランド
- 16、17…バイアス線路
- 30…携帯電話
- g1、g2、g3…ギャップ

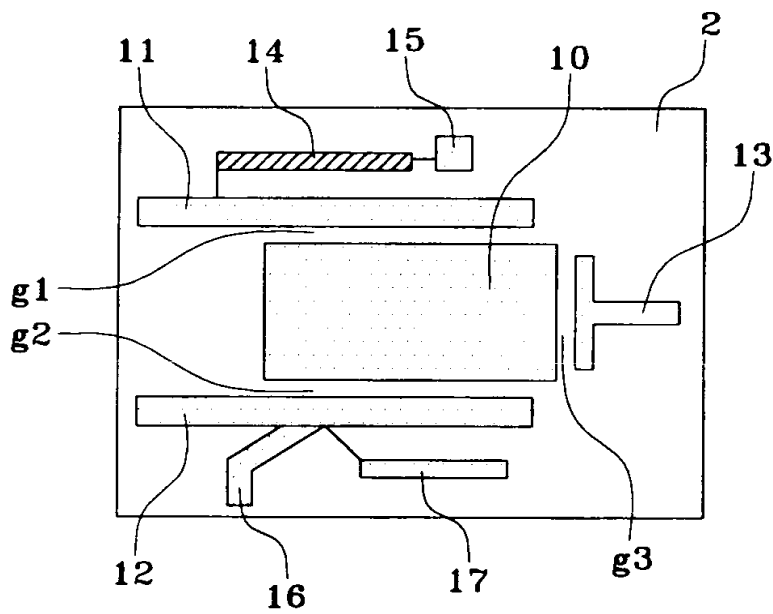
【書類名】

図面

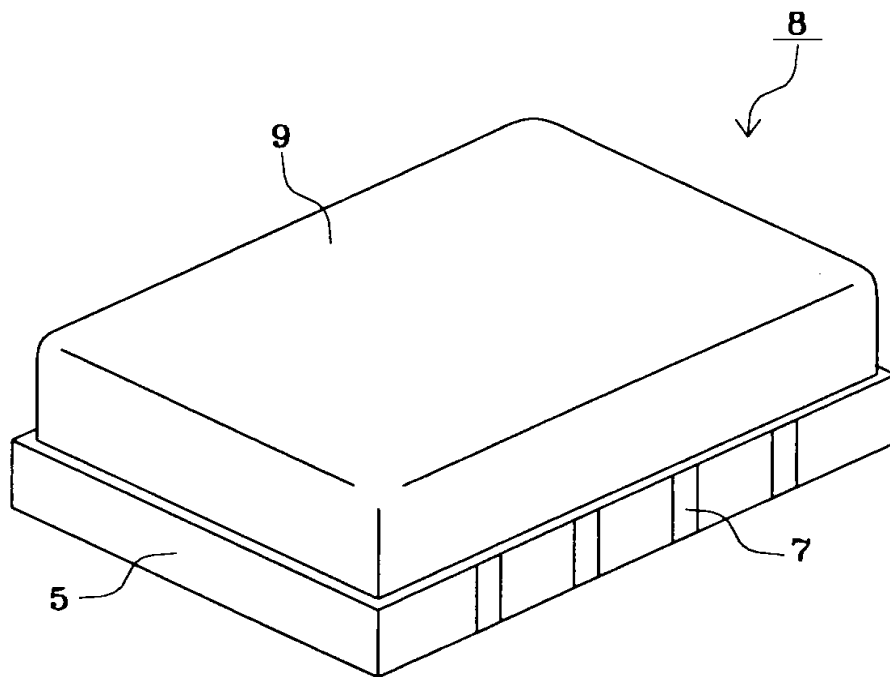
【図 1】



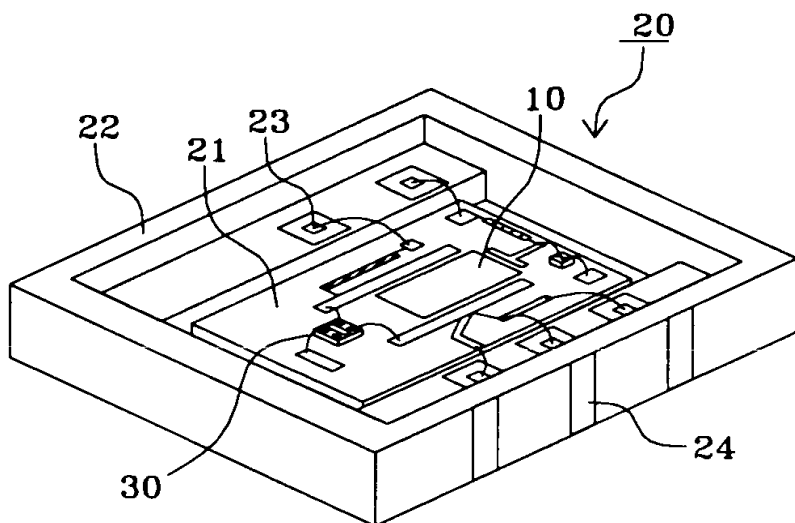
【図 2】



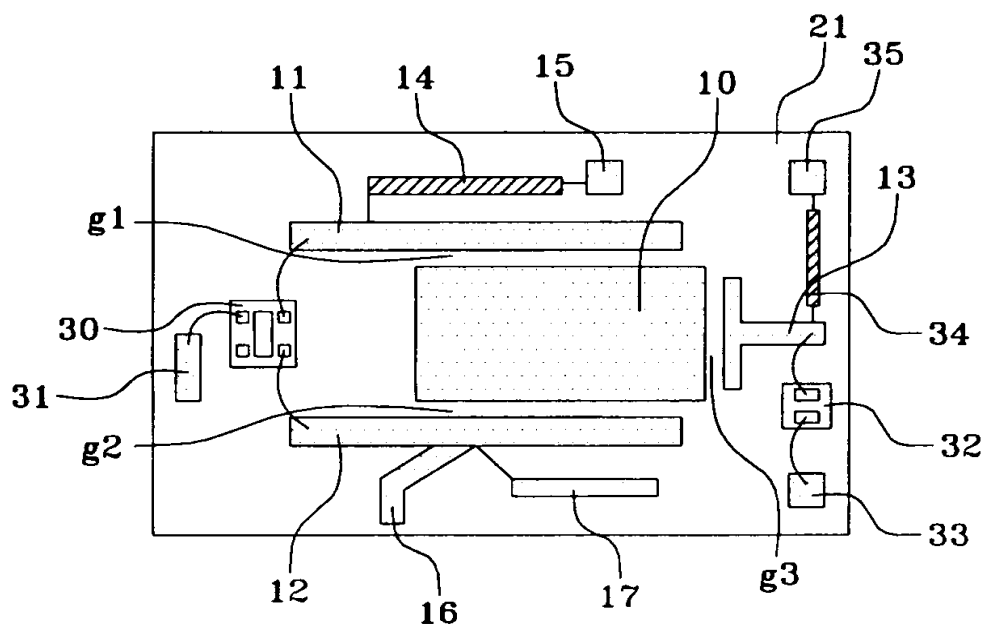
【図 3】



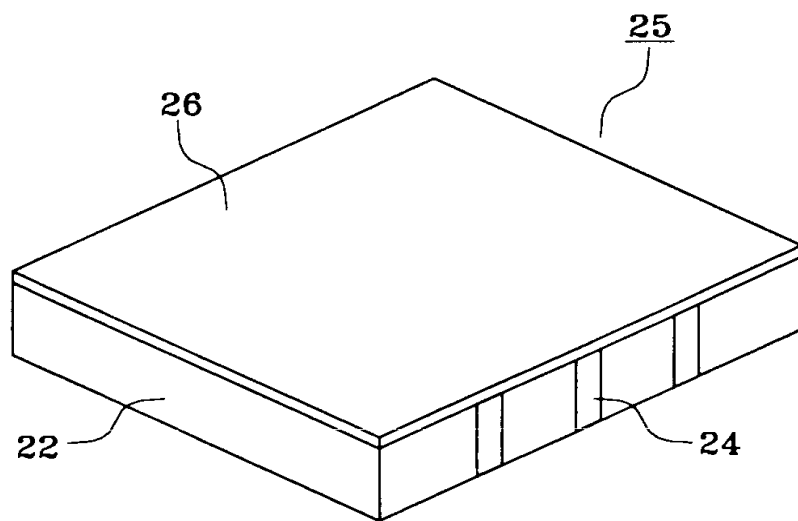
【図 4】



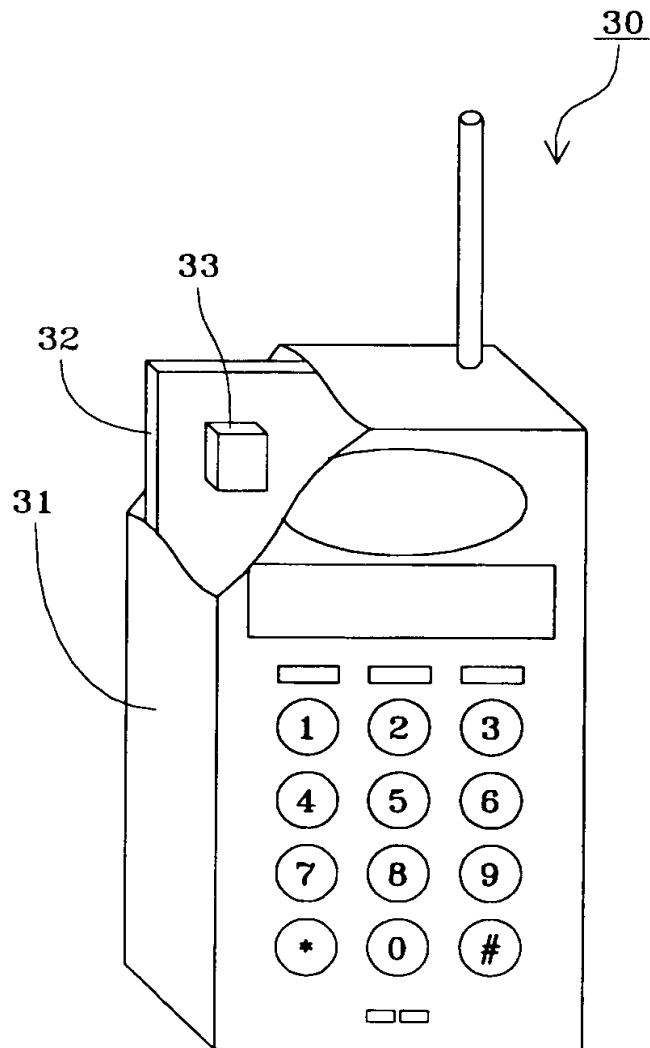
【図 5】



【図 6】



【図 7】



【書類名】 要約書

【要約】

【課題】 低背化を図るとともに、発振周波数の狭偏差化が実現でき、高い温度安定性の得られる発振器およびそれを用いた電子装置を提供する。

【解決手段】 誘電体基板 2 と能動素子であるトランジスタ 3 と、周波数可変素子であるバラクタダイオード 4 を、パッケージ用基板 5 の一方主面に搭載して発振器 1 を構成する。誘電体基板 2 は高誘電率で温度安定性の良い誘電体からなり、薄膜電極形成手段によりマイクロストリップ線路共振器が形成されており、これとトランジスタ 3 とで発振回路を構成している。

【効果】 発振器の小型化、低背化を図ることができる。また、発振周波数の狭偏差化が実現できる。また、温度安定性の高い発振器を得ることができる。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 〔 0 0 0 0 0 6 2 3 1 〕

1. 変更年月日 1 9 9 0 年 8 月 2 8 日

 [変更理由] 新規登録

 住 所 京都府長岡京市天神二丁目 2 6 番 1 0 号

 氏 名 株式会社村田製作所